





VIDEO IMAGE DISPLAY DEVICE

Patent number: JP2277386
Publication date: 1990-11-13
Inventor: HARA ZENICHIRO
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- international: H04N5/66; H04N7/01
- european: G09G3/20; H04N3/10; H04N5/66; H04N7/01A
Application number: JP19890097287 19890419
Priority number(s): JP19890097287 19890419

Also published as:

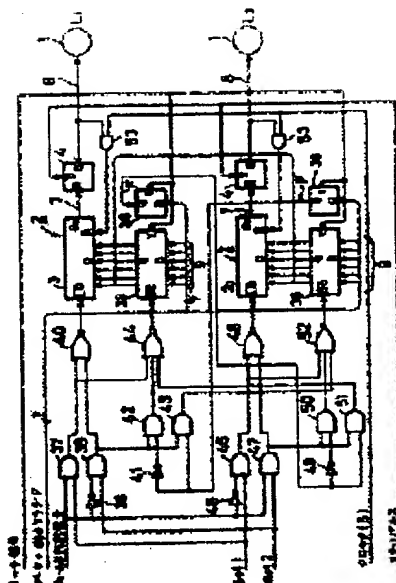
	EP0394023 (A2)
	US5047849 (A1)
	EP0394023 (A3)
	EP0394023 (B1)

Report a data error here

Abstract of JP2277386

PURPOSE: To prevent irregularity occurring in an image by driving image data to the same field based on data interpolated from the data in a field when motion is recognized, and based on picture element data stored in the above field when no motion is recognized by discriminating the motion flag of the picture element data.

CONSTITUTION: Firstly, the motion of the data on an L1-th row is discriminated. And when it is a moving image, the data interpolated from the data in the field is used, and when it is a still picture, the data on an L2-th row held at the above field is used. Following that, a driving signal 8 is outputted, and a picture element 1 is turned on, and also, the counting of a clock 5 is started. A down counter 3 outputs a borrow signal 7 at a time when it counts the clock 5 corresponding to the data, and completes the counting of the clock 5. Therefore, the picture element 1 can be driven with a time interval proportional to display data.



Data supplied from the esp@cenet database - Worldwide

⑫ 公開特許公報(A)

平2-277386

⑤ Int. Cl.⁵H 04 N 7/01
5/66

識別記号

G
B
C

庁内整理番号

7734-5C
7605-5C
7605-5C

④ 公開 平成2年(1990)11月13日

審査請求 未請求 請求項の数 1 (全14頁)

⑥ 発明の名称 テレビ画像表示装置

⑦ 特 願 平1-97287

⑧ 出 願 平1(1989)4月19日

⑦ 発 明 者 原 善 一 郎 長崎県長崎市丸尾町6番14号 三菱電機株式会社長崎製作所内

⑧ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑨ 代 理 人 弁理士 田澤 博昭 外2名

明 細 書

1. 発明の名称

テレビ画像表示装置

2. 特許請求の範囲

入力されるビデオ信号について画素毎に所定期間(1フレーム)における動き検出を行い、動きのあったとき動きフラグを出力する動き検出回路と、上記ビデオ信号の飛び越し走査における一のフィールドにおける画素の駆動に際して、上記画素のデータに対する上記動きフラグを判別する動作フラグ判別手段と、上記の判別結果が、動きのある場合は、上記一のフィールドにおける上記画素のデータに基づいて、また動きのない場合は上記一のフィールドの前のフィールドの対応する画素のデータに基づいて、上記画素を駆動する画素駆動部とを備えたテレビ画像表示装置。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は多数の画素がマトリクス状に配列された各種平面ディスプレイにテレビ画像を表示す

るためのテレビ画像表示装置に関するものである。

(従来の技術)

第8図は例えば特開昭56-4185号公報に記載された従来のテレビ画像表示装置の要部を示すブロック図であり、図において、1はスクリーン(図示せず)にマトリクス状に多数配列された画素の1つ、2は画素1を駆動する駆動信号を作成する駆動信号作成部であり、データ記憶部としてのダウンカウンタ3とフリップフロップ4とで構成される。5はダウンカウンタ3でカウントされるクロック、6はダウンカウンタ3およびフリップフロップ4をセットするセット信号、7はダウンカウンタ3から出力されフリップフロップ4をリセットするリセット信号、8は駆動信号作成部2で作成され画素1に与えられるフリップフロップ4のQ出力としての駆動信号、9はダウンカウンタ3にロードされるテレビのビデオ信号であり、6ビットのデータから成るものである。

第9図は従来のテレビ画像表示装置を全体的に示すもので、第8図と対応する部分には同一符号

が付されている。第9図において、10は表示部としてのスクリーンであり、多数の画素1がマトリクス状に配列され、各画素1に対してそれぞれ上記駆動信号作成部2が設けられている。

11はアナログのビデオ信号の入力端子、12は上記ビデオ信号をディジタル化して6ビットのデータに変換するA/D変換器、13は上記データに変換されたビデオ信号からデータを間引いてスクリーン10上の画素1の個数に応じたデータのみをサンプリングするサンプリング部、14は上記クロック5、セット信号6その他所定のタイミング信号を発生するタイミング発生回路、100Aは上記クロック信号5、セット信号6およびサンプリング部13でサンプリングされたデータを伝送して、駆動信号作成部2に供給する伝送路であり、一般にフラットケーブル等が用いられている。

第10図は従来の他の例によるテレビ画像表示装置を示し、第9図と対応する部分には同一符号が付されている。

- 3 -

る。サンプリングされたデータは、伝送路100Aを介して各画素1毎の駆動信号作成部2へ伝送され、セット信号6により対応するダウンカウンタ3に保持される。

次に、第10図において、入力ビデオ信号はA/D変換器12にて所定のビット数のディジタル信号に変換され、タイミング発生回路14にて得られる所定のタイミング信号に基づいて、スクリーン10の画素数に応じたデータのサンプリング処理が施されると共に、補間制御回路15により、データの補間が行われる。サンプリングされたデータは、第1のバス16を介して各バッファメモリ17に一旦格納される。バッファメモリ17では第1のバス16から入力される情報の入力速度に対して低速に変換して、第2のバス18を介して各モジュール20へ伝送する。

第11図にバッファメモリ17における伝送速度の変換の概念図を示す。図において、バッファメモリ17が3個の場合で示すと、ディジタルに変換されたビデオ信号9は、第1のバス16を介

して第10図において、15は補間制御回路であり、サンプリング部13でサンプリングされたデータの補間を行う。16は第1のバスであり、サンプリング部13から得られる6ビットのビデオ信号9から成るデータを伝送する。17は第1のバス16を通じて伝送される上記データが加えられるn個のバッファメモリ、18はn個の第2のバスであり、それぞれ一端にバッファ19が設けられ、上記バッファメモリ17からデータが送られる。20はスクリーン10上の画素数に応じて設けられたモジュールであり、データ記憶部とその制御回路とを含んでおり、第2のバス18に接続されている。

次に動作について説明する。第9図において、入力端子11から入力されたビデオ信号はA/D変換器12で所定のビット数（ここでは6ビットとして説明を進める）のディジタル信号に変換され、タイミング発生回路14から得られる所定のタイミング信号に基づいて、スクリーン10の画素数に応じたデータのサンプリング処理が施され

- 4 -

してW1～W3の期間に3個のバッファメモリ17に書き込まれる。なお、Hは水平走査期間を示し、H₁、H₂、H₃はW₁、W₂、W₃と対応する。次にP1～P3の期間に各バッファメモリ17より第2のバス18を介してモジュール20へ伝送される。ここで、第1のバス16がビデオ信号9を直接A/D変換した高速データバスであるのに対し、第2のバス18は、データ伝送速度が低速化されたバスであり、バッファメモリ17がn個の場合は速度は1/nになる。このため、フラットケーブルの使用が可能となっている。第2のバス18においてはバッファメモリ17より先頭アドレスが指定され、順次後続データを伝送する。モジュール20では、アドレスをもとに所定のデータを受信し、データは各画素に対応する所定の記憶部へ保持される。

以上のように、第10図の装置では、伝送の効率化を図るために、データを一度バッファメモリ17に書き込んで、伝送速度を変換するようにしている。

第8図は、データの記憶部の一例としてダウンカウンタ3を利用した例である。セット信号6によりフリップフロップ4がセットされると同時に、6ビットのビデオ信号9がダウンカウンタ3にロードされる。直ちに、ダウンカウンタ3はクロック5をカウントすると共に、フリップフロップ4のQ出力、即ち駆動信号8が“1”となって画素1が点灯する。

ダウンカウンタ3はロードされたデータと対応する時間だけカウントを行うと、カウント値が(000000)となってボロー信号7を出力する。これによってフリップフロップ4およびダウンカウンタ3がリセットされる。従って、駆動信号8が“0”となって画素1が消灯し、カウント動作も停止する。以上によれば、フリップフロップ4はダウンカウンタ3にロードされるデータに応じて64段階の時間幅を有する駆動信号8を発生し、画素1を駆動することになる。

第12図はテレビ信号の走査線と、画素との対応関係を示す。同図(A)は飛び越し走査の様子

を示し、実線で示す奇数フィールドの走査線(1)～(6)と点線で示す偶数フィールドの走査線(1)′～(6)′とが交互に伝送される。同図(B)、(C)は奇数および偶数フィールドの走査線が間引かれた状態を示し、01～26、31～46の番号はサンプリングポイントを示す。同図(D)はサンプリングされたデータによるスクリーン10上の表示状態を示す。

一般に、テレビ信号は十分な情報量を有しており、スクリーン10側は、テレビ信号から、スクリーン10が有する画素数に対応したデータをサンプリング部13で間引き処理して利用している。この第12図は、スクリーン10の垂直方向の画素数に対応して、走査線(4)、(4)′が間引かれた例を示している。水平方向に対しても同様の間引き、あるいはサンプリング周期の変更により、スクリーン10の水平方向の画素数に対応した処理が行われる。各画素1のデータは、テレビ信号に同期して1フィールド(NTSC方式の場合、1/60秒)毎に更新されるため、各画素毎に前述

- 7 -

した動作を繰り返すことにより、スクリーン(表示部)10には64階調のテレビ画像が表示される。

このように、従来のこの種の表示装置は、入力されるテレビ信号が有する情報量の一部を利用している。このため、スクリーン10が有する画素数もテレビ信号の持つ情報量により制約される。例えば、スクリーン10の縦方向の画素数は、入力がNTSC方式の場合、高々240(NTSC方式における1フィールド当たりの有効走査線の本数)画素程度であった。

一方、近年のスクリーンの動向として、表示の高密度化という要求がある。即ち、スクリーンを構成する画素数が増える傾向にあり、このため、スクリーンの縦方向の画素数もテレビ信号の走査線の数(NTSC方式の場合、約240本/フィールド)を越えるようになってくる。その場合の対処の仕方として、次の3通りの対策が考えられる。

(1) A/D変換後、データを補間し、240本

- 8 -

以上の走査線に対応するデータを作り出す。

- (2) 飛び越し走査のタイミングに従って、表示部の奇数(あるいは偶数)行のデータを一のフィールドに書き換え、偶数(あるいは奇数)行のデータを次のフィールドに書き換える。
- (3) IDTV、EDTV等で得られるテレビ信号のように、飛び越し走査のタイミングに基づくテレビ信号を、走査線補間を行うことによって順次走査に変換した信号を利用する。

上記の3つの方法はそれぞれ次のような得失がある。まず、上記(1)の方法は、データが伝送路の前段において補間されるため、伝送すべき情報量がスクリーンの画素数(スクリーンの情報量)に応じて増加する。一方、スクリーンのすべてのデータが1フィールド1/60秒で書き換えることができるため、なめらかな動画表示が実現できる。

次に上記(2)の方法は、表示部のデータは、各フィールドで1行飛ばして書き換えるため、スクリーン上のデータは実質的に1フレーム(1/30秒)で書き換えられる。このため、表示にフリッ

カが発生する。一方、データの伝送速度、即ち伝送すべき情報量を増やすことなく、従来に比べてスクリーンの縦方向の画素数が2倍の約480画素まで対応できるようになる。ここで(2)の方法は、さらに(1)の方法におけるデータの補間を含わせて行うことによって、さらに大規模な表示を実現できる可能性がある。このため、従来より、少ない情報量でより大規模な表示を実現する方法として、(2)の方法に改良を加えた次のような2つの発明がある。

その第1の発明は、第13図に示されるもので、これは特開昭60-158779号公報に開示された表示装置の信号処理部である。この第1の発明は、第8図に比べダウンカウンタ3の前段にラッチ回路21を備えたことが特徴である。ここでは、飛び越し走査の一のフィールドの走査線上の各画素の駆動に際し、他のフィールドの走査線上の各画素を、前のフィールドにラッチされたデータを再びダウンカウンタ3にロードすることにより、同時に駆動するようにしており、表示は1フ

ィールド周期(1/60秒)で繰り返されるため、表示のフリッカをなくすることができる。ところが、行毎に1フィールド分(1/60秒)の時間差があるため、静止画に対しては高解像度の画像が得られるものの、動きの早い画像に対しては、1/60秒間の動きに相当する走査線間の表示内容のズレが同時に表示され、画像が乱れるという問題がある。

第14図は、この第1の発明における表示例を示す。太枠内が動きのある部分を示しており、表示がずれる部分は淡点を付けている。図において、例えば、表示(1, 1)では第1フレームの奇数および偶数フィールドのデータA11~A16、A21~A26...A61~A66が表示されるが太枠内の動きのある部分において、隣接する走査線間で表示内容がずれていることが判る。これは表示(1, 2), (1, 3), (1, 4)においても同様である。

第2の発明は、上述のような画像の乱れを軽減する方策であり、特開昭61-208377号公

- 1 1 -

- 1 2 -

報に開示されている。この第2の発明は、液晶ディスプレイを対象とするもので、一行おきの画素に対して動き検出のためのデータ比較手段を設け、動きの有無を検出し、動きの有無によりデータの補間方法を切り換える方法である。ここで、この第2の発明におけるデータ補間方法の特徴を第9図と対比して考えると、データ比較手段(動き検出手段)、および補間手段がスクリーン10側に設けられていることにある。本来の動き検出は、信号源側にフレームメモリを設け、フレーム間のデータを比較することにより動きの有無を検出する。ところが、この第2の発明の目的はフレームメモリを使用せず、スクリーン側の工夫により同等の効果を果たせることにある。ここで各画素毎に動き検出と補間を合わせて行うことはきわめて困難であり、一行おきにならざるをえない。

第15図に、第14図と対比して表示例を示す。この第2の発明においては、動き検出は一行おきにしかなされないため、1/60秒間の動きに相当する走査線間の表示内容のズレは半減するもの

の十分な対策とはなっていない。

次に上記(3)の方法は、IDTV、EDTVとも1フィールド当たりの走査線は2倍の480本となり、高解像度の表示が得られるが、信号源側で伝送すべき情報量が実質的に2倍になる。

〔発明が解決しようとする課題〕

従来のテレビ画像表示装置は以上のように構成されているので、上記(1)の方法は、前述したように伝送路を通過できる情報量は、特に伝送路としてフラットケーブルを使用した場合等では限られてくるため、対応可能なスクリーンサイズには限界がある。

また、上記(2)の方法のように飛び越し走査のクイミングに基づいて各行毎にデータを更新する方法は、大規模な画素数に対応でき、さらに前述した特開昭60-158779号公報の発明により、表示のフリッカもなくなる。ところが行毎に1フィールド分(1/60秒)の時間差により、動きの早い画像に対して、1/60秒間の動きに相当する走査線間の表示内容のズレが同時に表示され

るため、画像が乱れるという問題がある。さらに前述した特開昭61-208377号公報の発明により、このような画像の乱れは半減するが、十分な対策とはなっていない。

さらに、上記(3)の方法は、情報量が2倍になるため、伝送が困難になるなどの問題点があった。

この発明は、上記のような問題点を解消するためになされたもので、特に上記(2)の方法の改良に基づくものであり、高密度の画素を有するスクリーンに対して、伝送路を介して伝送すべき情報量を増やすことなく、高解像度でフリッカも無く、しかも動きの速い画像に対しても画像の乱れの無いテレビ画像表示装置を得ることを目的とする。

(課題を解決するための手段)

この発明は、画素がマトリクス状に配列されたテレビ画像表示装置において、テレビ信号の動画に対して動き検出を行い、各画素データ毎に動きを表わす動きフラグを付加し、テレビ信号の飛び越し走査の一のフィールドの走査線に対応する画素の駆動に際し、他のフィールドの走査線に対応

する画素を隣接する前記一のフィールドの画素データの動きフラグを判別し、動きがある場合は、一のフィールドのデータから補間したデータに基づいて、動きが無い場合は、前フィールドに記憶された当該画素のデータに基づいて同一フィールド内に駆動するようにしたものである。

(作 用)

この発明におけるテレビ画像表示装置は、増方向の画素数がテレビ信号の1フィールド分の走査線の本数を越える大規模な画素数を有する表示装置に対して、伝送路を介して伝送すべき情報量を増やすことなく、スクリーン側におけるごく単純な信号処理で、静止画に対しては高解像度の表示を、動画に対しても行毎に時間差が無く、なめらかな動きの表示を実現する。

(実施例)

以下、この発明の一実施例を図について説明する。第1図においては、第9図と対応する部分には同一符号を付して説明を省略する。

第1図において、30は信号源を示す。信号源

- 15 -

30において、31はA/D変換器12から出力されるデジタルビデオ信号を1フレーム遅延させるフレーム遅延回路、32は動き検出回路であり、上記デジタルビデオ信号と1フレーム遅延されたデジタルビデオ信号とに基づいて1フレーム間の画素毎の動きを検出し、動きのあるときに1ビットの動きフラグFを出力する。33はY/C分離回路33であり、上記デジタルビデオ信号、1フレーム遅延されたデジタルビデオ信号および動き検出に基づいて輝度信号Yとクロマ信号Cとを分離する。34は上記輝度信号Yとクロマ信号Cとに基づいて3原色信号R、G、Bを復調するデコーダ、13は上記R、G、Bの信号と動きフラグFをスクリーン10の画素数に応じてサンプリングするサンプリング部である。このサンプリング部13より6ビットのデータと1ビットの動きフラグFとが伝送路100Bに送出される。

L₁はスクリーン10における一のフィールドの奇数行を示し、L₂は一のフィールドの偶数行

- 16 -

を示す。

第2図は駆動信号作成部2およびその周辺の制御回路を示す構成図であり、第8図および第9図と対応部分には同一符号を付して説明を省略する。

第2図においては、L₁行とL₂行とで隣接する2つの画素1に対して2組の同一構成された駆動信号作成部2が設けられている。35はラッチ回路であり、L₁側とL₂側とに設けられ、ラッチ信号および後述する伝送フラグ等により、上記6ビットのデータ(ビデオ信号9)を保持した後、ダウンカウンタ3にロードする。36は動きフラグFを記憶するフラグメモリであり、L₁側とL₂側とに設けられ、フリップフロップで構成される。

L₁側において、37はフィールド判別信号とセット信号set1とが加えられるアンドゲート、38はフィールド判別信号を反転するインバータ、39は反転されたフィールド判別信号とセット信号set2とが加えられるアンドゲート、40はアンドゲート37または39の出力信号をダウンカウンタ3にロード信号として加えるノアゲート、

41はL、側のフラグメモリ36からの動きフラグFを反転するインバータ、42はアンドゲート39の出力信号と反転された動きフラグFとが加えられるアンドゲート、43はアンドゲート39の出力信号とし、側からの動きフラグFとが加えられるアンドゲート、44はアンドゲート37または42または後述するL、側のアンドゲート51の出力信号をラッチ回路35へ伝送フラグとして加えるノアゲートである。

次にL、側において、45はフィールド判別信号を反転するインバータ、46は上記反転されたフィールド判別信号とセット信号set1とが加えられるアンドゲート、47はフィールド判別信号とセット信号set2とが加えられるアンドゲート、48はアンドゲート46または47の出力信号をダウンカウンタ3にロード信号として加えるノアゲート、49はL、側のフラグメモリ36から出力される動きフラグFを反転するインバータ、50はアンドゲート47の出力信号と上記反転された動きフラグFとが加えられるアンドゲート、

51はアンドゲート47の出力とし、側からの動きフラグFとが加えられるアンドゲート、52はアンドゲート46または50または43の出力信号をラッチ回路35に伝送フラグとして加えるノアゲートである。

また、53は駆動信号8をクロック5と同期させてダウンカウンタ3のリセット端子に加えるためのアンドゲートである。

なお、アンドゲート42、43、50、51等により動作フラグ判別手段が構成されている。また、第2図の2、3、4、35~51等により画素駆動部が構成されている。

第3図は上記画素駆動部の動作を説明するためのタイムチャートである。第4図はこの発明における実際の表示状態を説明するための概念図である。

次に動作について説明する。第1図において、ビデオ信号は所定の周期でA/D変換され、さらにR、G、B信号への変換と、動き検出とが施される。この結果、信号源30から伝送路100B

- 19 -

には、スクリーン10の画素1に対応したデータとともに、1ビットの動きフラグFが付加された7ビットのデータが出力されることになる。飛び越し走査の一のフィールドに対応するデータはL、行へ、他のフィールドに対応するデータはL、行へそれぞれ飛び越し走査のタイミングに従って伝送され、動きフラグFとともに、各画素1に対応する駆動信号作成部2に保持される。ここで、データの伝送を効率化するために、前述した第10図と同様の構成としてもよい。その場合は、動きフラグFはデータとともに、第1のバス16、さらに第2のバス18を介して伝送され、最終的モジュール20の記憶部に保持される。

第2図において、各画素1に対する画素駆動部は、第3図のタイミングに従って動作する。まず、一のフィールドにおいては、セット信号set1により、L、行(奇数フィールド)のダウンカウンタ3へTiの期間にラッチ回路35に保持されたL、行のデータがロードされる。次にセット信号set2では、L、行(偶数フィールド)のダウン

- 20 -

カウンタ3へ次に示すデータがロードされる。即ち、先ずL、行のデータの動きを、アンドゲート42、43、50、51により判別する。即ち、動きフラグFが"1"であれば動き有り、"0"であれば動き無しと判別する。そして動画であれば、一のフィールドのデータ(Tiの期間にラッチ回路35に保持されたL、行のデータ)から補間したデータが用いられる。また静止画であれば、前フィールドに保持された(Ti-1の期間にラッチ回路35に保持された)L、行のデータが用いられる。

続いて、スタートパルスにより、フリップフロップ4がセットされ、駆動信号8が出力されて、画素1がONとなるとともにダウンカウンタ3によるクロック5の計数をスタートする。ダウンカウンタ3には、予め表示データがラッチ回路35からロードされているため、データに対応するクロック5を計数した時点でボロー信号7を出力し、フリップフロップ4をオフにするとともに、クロック5の計数を終了する。従って、画素1は表示

データに比例する時間幅で駆動される。同様に、次のフィールドにおいては、セット信号 set 1 により、行のデータ (T i + 1 の期間にラッチ回路 3 5 に保持されたデータ) がダウンカウンタ 3 へロードされ、セット信号 set 2 により、行のダウンカウンタ 3 に対して、行の動きの有無により、行から補間されたデータ (T i + 1 の期間にラッチ回路 3 5 に保持されたデータ)、あるいは T i の期間にラッチ回路 3 5 に保持された行のデータをそれぞれロードし、所定の時間幅に変換する。

以上の動作により、第 4 図に示すような表示が実現できる。

第 4 図において、静止画の場合は、奇数フィールド、偶数フィールドとも、その前の偶数フィールド、奇数フィールドのデータと共に、最終的な表示画像が形成される。

動画の場合は、奇数フィールドに黒のハート印で示すような動きのある場合は、最終的な表示画像は、動きのあった奇数フィールドのデータ全部

と、その前の偶数フィールドの静止部分のデータと、白のハート印で示すデータ (黒のハート印で示すデータから補間したデータ) とで形成される。偶数フィールドに動きのある場合は、同様に、動きのあった偶数フィールドのデータ全部と、その前の奇数フィールドの静止部分のデータと動き部分のデータから補間したデータとにより最終的な表示画像が形成される。

以上によれば、各画素 1 のデータは 1/60 sec の期間にデータの時間幅変換を完了するので、ちらつきの無い画像が得られる。ここで静止画に対しては、テレビ信号の 1 フレーム分の走査線 (NTSC 方式の場合 480 本/フレーム) のデータが有効に活用できるため、大規模な画素数を有するスクリーンに対して、解像度の高い画像が得られ、動画に対しては動きのある部分のみが同一フィールド内で補間されるため、ライン毎に 1 フィールドの時間差 (1/60 秒) に相当する表示内容のズレにより生じる画像の乱れの問題は解消される。従来技術との差異を明確にするために、第

- 23 -

14 図、第 15 図と対比して示すと第 5 図のようになる。ここで、飛び越し走査の一のフィールドの走査線に対応する画素と、隣接する他のフィールドの走査線に対応する画素を一組とすると、データの補完は、それぞれの組内で行われていることが判る。

なお、上記実施例では、記憶部として、画素毎に個別にラッチ回路を設けたが、これは画素に対応したアドレスを有するフレームメモリ、あるいは他の同様な記憶手段であってもよい。

さらに上記実施例では、各画素が独立した画素であり、個別に駆動すべき表示として示したが、これは各種のパネルディスプレイにおいて見られるように、行、および列毎に駆動手段を有し、両者の交点に位置する画素を制御する方式 (ダイナミック駆動) の表示素子を使用しても同様の制御が可能である。第 6 図はその場合の実施例を示すもので、画素および駆動するための電極の関係を示し、第 7 図は各電極に印加する信号のタイミングを示す。

- 25 -

- 24 -

第 6 図において、 $X_1 \sim X_m$ は行方向の電極、 $Y_1 \sim Y_n$ は列方向の電極を示す。これらの電極 $X_1 \sim X_m$ と $Y_1 \sim Y_n$ との各交点に画素 1 が設けられている。

そして第 7 図に示すように、電極 $X_1 \sim X_m$ を順次に所定時間駆動すると共に、電極 $Y_1 \sim Y_n$ を順に、データに応じた時間幅ずつ駆動することにより、各画素 1 が駆動されて表示が行われる。ここで各画素の駆動は、行毎に逐次時分割で制御されるが、この発明の適用は可能である。

(発明の効果)

以上のように、この発明によれば、画素がマトリクス状に配列されたテレビ画像表示装置において、テレビ信号の動画に対して動き検出を行ない、各画素データ毎に動きを表わす動きフラグを付加し、テレビ信号の飛び越し走査の一のフィールドの走査線に対応する画素の駆動に際し、他のフィールドの走査線に対応する画素を隣接する上記一のフィールドの画素データの動きフラグを判別し、動きがある場合は、一のフィールドのデータから

- 26 -

補間したデータに基づいて、動きが無い場合は、前フィールドに記憶された当該画素のデータに基づいて同一フィールド内に駆動するように構成したので、高密度の画素を有する表示部に対し、伝送する画像の情報量を増やすことなく、表示部における画像データの補間を可能とし、高解像度の画像表示を実現できる効果がある。

4. 図面の簡単な説明

第1図はこの発明の一実施例によるテレビ画像表示装置を示す構成図、第2図は同装置の要部を示す構成図、第3図は同装置の動作を説明するためのタイミングチャート、第4図は同装置の画素の動きを示す画素構成図、第5図は同装置のデータの変化を示すデータ構成図、第6図はこの発明の他の実施例によるテレビ画像表示装置を示す構成図、第7図は同装置の動作を説明するためのタイミングチャート、第8図は従来のテレビ画像表示装置の要部を示す構成図、第9図は同装置を全体的に示す構成図、第10図は従来の同装置の他の例を示す構成図、第11図は同装置の動作を説

明するためのタイミングチャート、第12図はテレビ信号の走査線と画素との関係を示す構成図、第13図は従来の同装置のさらに他の例を示す構成図、第14図および第15図は従来の同装置におけるデータの変化を説明するためのデータ構成図である。

1は画素、2は駆動信号作成部、8は駆動信号、42、43、50、51はアンドゲート。

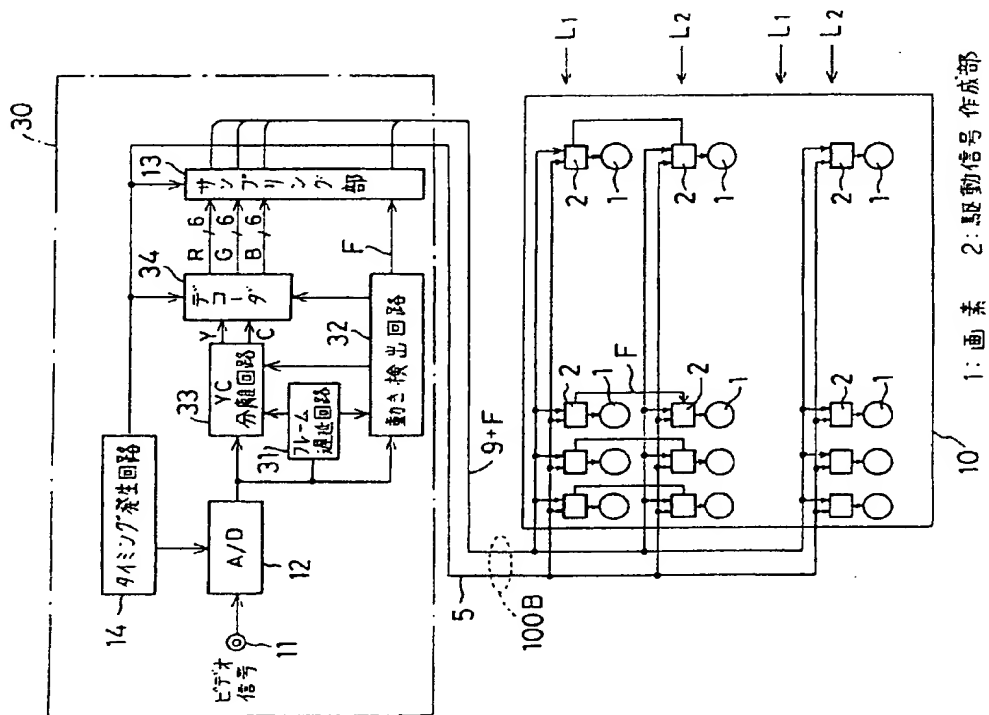
なお、図中、同一符号は同一、又は相当部分を示す。

特許出願人 三菱電機株式会社

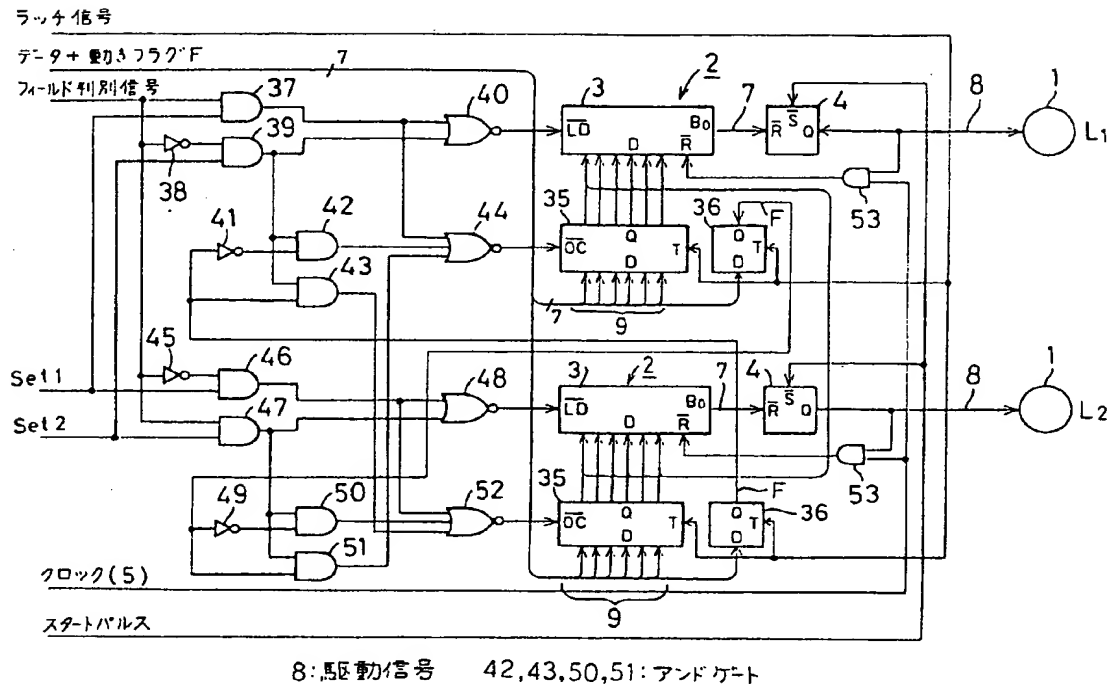
代理人 弁理士 田 澤 博 昭

(外2名)

第1図



第 2 図



第 3 図

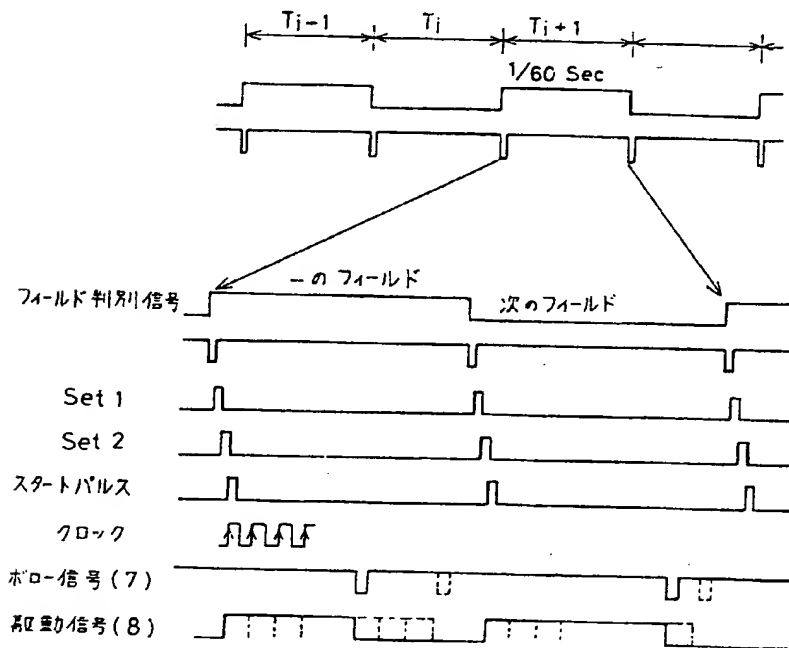


図 8 概観

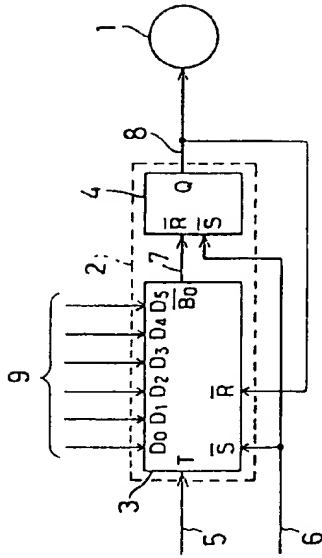


図 9 概観

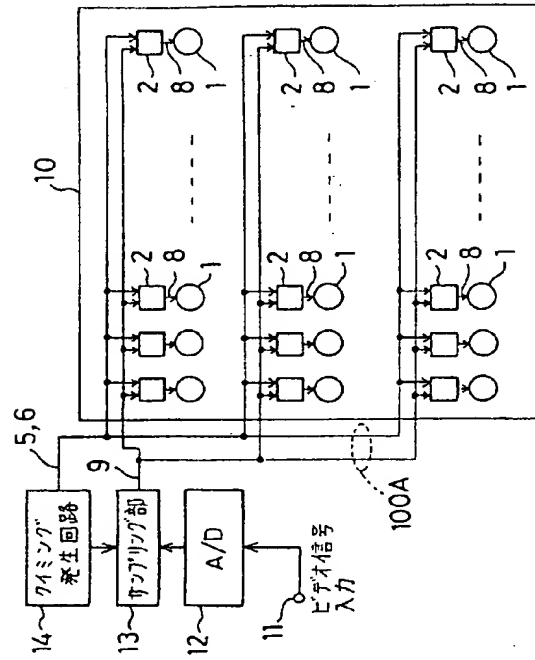


図 6 概観

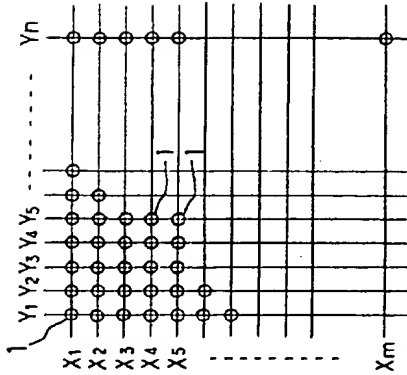
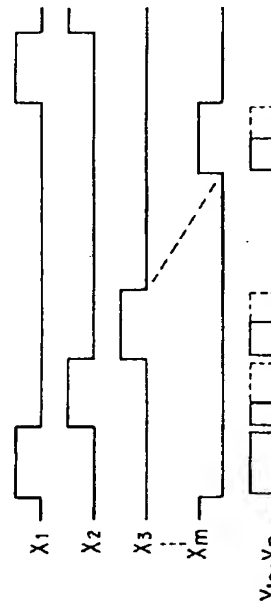
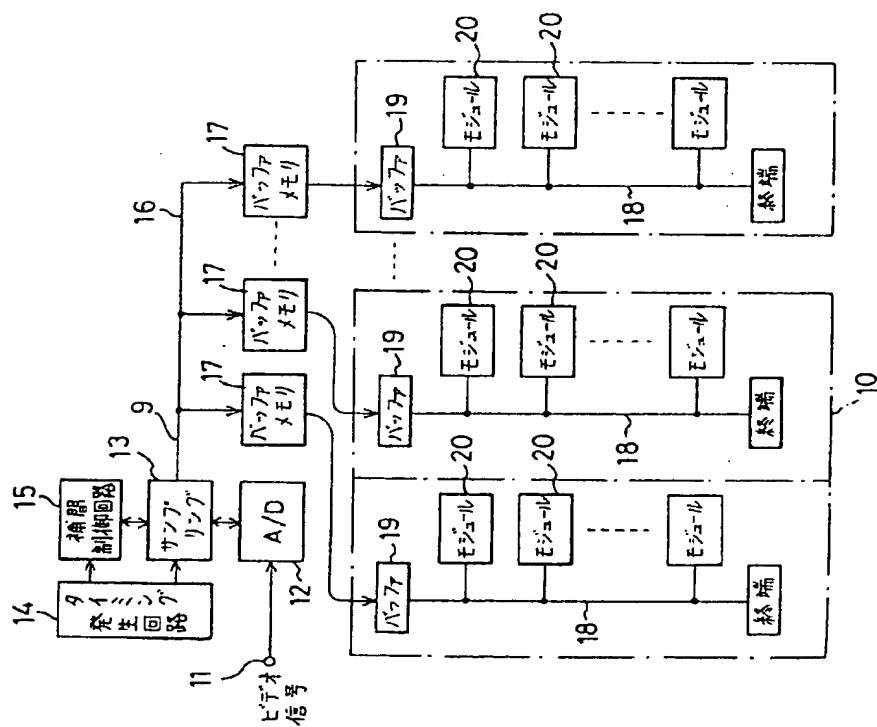


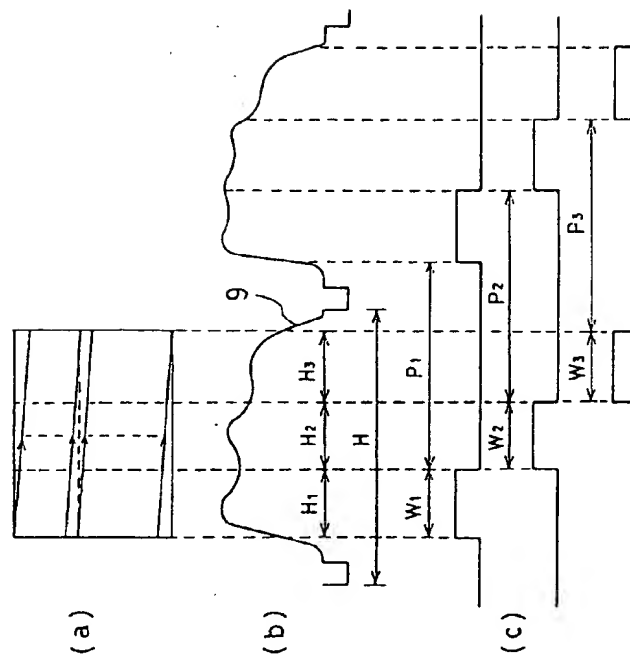
図 7 概観



第 10 図



第 11 図



第 14 図

A11	A12	A13	A14	A15	A16
A31	A32	A33	A34	A35	A36
A51	A52	A53	A54	A55	A56

第1フレーム奇数フィールド

A21	A22	A23	A24	A25	A26
A41	A42	A43	A44	A45	A46
A61	A62	A63	A64	A65	A66

第1フレーム偶数フィールド

B11	B12	B13	B14	B15	B16
B31	B32	B33	B34	B35	B36
B51	B52	B53	B54	B55	B56

第2フレーム奇数フィールド

B21	B22	B23	B24	B25	B26
B41	B42	B43	B44	B45	B46
B61	B62	B63	B64	B65	B66

第2フレーム偶数フィールド

C11	C12	C13	C14	C15	C16
C31	C32	C33	C34	C35	C36
C51	C52	C53	C54	C55	C56

第3フレーム奇数フィールド

A11	A12	A13	A14	A15	A16
A31	A32	A33	A34	A35	A36
A51	A52	A53	A54	A55	A56

A11	A12	A13	A14	A15	A16
A21	A22	A23	A24	A25	A26
A31	A32	A33	A34	A35	A36
A41	A42	A43	A44	A45	A46
A51	A52	A53	A54	A55	A56
A61	A62	A63	A64	A65	A66

表示(1, 1)

B11	B12	B13	B14	B15	B16
A21	A22	A23	A24	A25	A26
B31	B32	B33	B34	B35	B36
A41	A42	A43	A44	A45	A46
B51	B52	B53	B54	B55	B56
A61	A62	A63	A64	A65	A66

表示(1, 2)

B11	B12	B13	B14	B15	B16
B21	B22	B23	B24	B25	B26
B31	B32	B33	B34	B35	B36
B41	B42	B43	B44	B45	B46
B51	B52	B53	B54	B55	B56
B61	B62	B63	B64	B65	B66

表示(1, 3)

C11	C12	C13	C14	C15	C16
B21	B22	B23	B24	B25	B26
C31	C32	C33	C34	C35	C36
B41	B42	B43	B44	B45	B46
C51	C52	C53	C54	C55	C56
B61	B62	B63	B64	B65	B66

表示(1, 4)

第 15 図

A11	A12	A13	A14	A15	A16
A31	A32	A33	A34	A35	A36
A51	A52	A53	A54	A55	A56

第1フレーム奇数フィールド

A21	A22	A23	A24	A25	A26
A41	A42	A43	A44	A45	A46
A61	A62	A63	A64	A65	A66

第1フレーム偶数フィールド

B11	B12	B13	B14	B15	B16
B31	B32	B33	B34	B35	B36
B51	B52	B53	B54	B55	B56

第2フレーム奇数フィールド

B21	B22	B23	B24	B25	B26
B41	B42	B43	B44	B45	B46
B61	B62	B63	B64	B65	B66

第2フレーム偶数フィールド

C11	C12	C13	C14	C15	C16
C31	C32	C33	C34	C35	C36
C51	C52	C53	C54	C55	C56

第3フレーム奇数フィールド

A11	A12	A13	A14	A15	A16
A31	A32	A33	A34	A35	A36
A51	A52	A53	A54	A55	A56

A11	A12	A13	A14	A15	A16
A21	A22	A23	A24	A25	A26
A31	A32	A33	A34	A35	A36
A41	A42	A43	A44	A45	A46
A51	A52	A53	A54	A55	A56
A61	A62	A63	A64	A65	A66

表示(2, 1)

B11	B12	B13	B14	B15	B16
A21	A22	A23	A24	A25	A26
B31	B32	B33	B34	B35	B36
A41	A42	A43	A44	A45	A46
B51	B52	B53	B54	B55	B56
A61	A62	A63	A64	A65	A66

表示(2, 2)

B11	B12	B13	B14	B15	B16
B21	B22	B23	B24	B25	B26
B31	B32	B33	B34	B35	B36
B41	B42	B43	B44	B45	B46
B51	B52	B53	B54	B55	B56
B61	B62	B63	B64	B65	B66

表示(2, 3)

C11	C12	C13	C14	C15	C16
B21	B22	B23	C14	C15	B26
C31	C32	C33	C34	C35	C36
B41	B42	C33	C34	C35	B46
C51	C52	C53	C54	C55	C56
B61	C52	C53	B64	B65	B66

表示(2, 4)